

מערכות תוכנה

הנדסאים – הנדסת אלקטרוניקה

הנחיות לנבחן

ארבע שעות.

א. משך הבחינה:

בשאלון זה עשר שאלות. יש לענות על חמש שאלות בלבד.

ב. מבנה השאלון

חלק א': 40 נקודות

ומפתח ההערכה:

שאלות 1-2: יש לענות על שאלה אחת בלבד.

שאלות 3-4: יש לענות על שאלה אחת בלבד.

ערך כל שאלה – 20 נקודות.

חלק ב': 60 נקודות

שאלות 5-10: יש לענות על שלוש שאלות בלבד.

ערך כל שאלה – 20 נקודות.

בסך הכול: 100 נקודות.

ג. חומר עזר מותר לשימוש: 1. מחשבון. (אין להשתמש במחשב כף יד או במחשבון עם תקשורת חיצונית).

2. קלסר אחד בלבד עם חומר ההרצאות. אין להוציא דפים מהקלסר.

3. שני ספרי לימוד.

ד. הוראות מיוחדות: יש לציין את המקור ואת מספר העמוד במקרים שבהם ניתנה תשובה מתוך ספרי הלימוד.

ה. הוראות כלליות:

1. יש לקרוא בעיון את ההנחיות בדף השער ואת כל שאלות הבחינה, ולוודא שהן מובנות.

2. יש להשאיר את העמוד הראשון במחברת הבחינה ריק. בסיום המבחן יש לרשום בעמוד זה את מספרי התשובות לבדיקה. התשובות ייבדקו לפי סדר כתיבתן בעמוד זה. לא ייבדקו תשובות עודפות.

3. יש לכתוב את התשובות במחברת הבחינה בעט בלבד, בכתב יד ברור.

4. יש להתחיל כל תשובה בעמוד חדש ולציין את מספר השאלה ואת הסעיף. אין צורך להעתיק את השאלה עצמה.

5. טיוטה יש לכתוב במחברת הבחינה בלבד. יש לרשום את המילה "טיוטה" בראש העמוד ולהעביר עליו קו כדי שלא ייבדק.

6. יש להציג פתרון מלא ומנומק כולל חישובים לפי הצורך. הצגת תשובה סופית ללא שלבי הפתרון לא תזכה בניקוד.

7. אם להערכתך חסר נתון בשאלה, ציין זאת בתשובה והוסף נתון מתאים שיאפשר לך להמשיך בפתרון השאלה. חובה להסביר ולנמק את הבחירה.

חל איסור מוחלט להוציא שאלון או מחברת בחינה מחדר הבחינה!

ההנחיות בשאלון זה מנוסחות בלשון זכר, אך מכוונות לנבחנות ולנבחנים כאחד.

בהצלחה!

בשאלון זה 13 עמודים.

חלק א' – תוכנה C++ (40 נקודות)

ענה על שאלה אחת מבין השאלות 1-2, ועל שאלה אחת מבין השאלות 3-4. (ערך כל שאלה – 20 נקודות).

שאלה 1

נגדיר "סדרה במספר" כרצף של שתי ספרות עוקבות, לפחות.

כתבו את הפונקציה הבאה:

```
int countSequences(int num)
```

הפונקציה מקבלת מספר, ומחזירה את מספר רצפי הספרות, שיש בו.

דוגמאות:

במספר **123678012** יש 3 סדרות (123, 678 ו-012).

במספר **129678012** יש 3 סדרות (12, 678 ו-012).

במספר **234608012** יש 2 סדרות (234 ו-012).

במספר 34 יש סדרה אחת.

במספר 134 יש סדרה אחת (34).

במספר 236 יש סדרה אחת (23).

במספר 246 אין סדרות.

שאלה 2

כתבו את הפונקציה הבאה:

```
void putSnake(int mat[][COLS], int rows)
```

הפונקציה מקבלת מטריצה של מספרים, כאשר COLS הוגדר בתוכנית כקבוע כלשהו, ו- rows הוא מספר השורות במטריצה.

הפונקציה תמלא את איברי המטריצה בערכים עוקבים, בצורת נחש, החל מהפינה הימנית התחתונה שמאלה, למעלה, ימינה וחוזר חלילה.

דוגמאות:

לאחר הפעלת הפונקציה מטריצה, שממדה הוא 5X5, תראה כך:

25	24	23	22	21
16	17	18	19	20
15	14	13	12	11
6	7	8	9	10
5	4	3	2	1

לאחר הפעלת הפונקציה מטריצה, שממדה הוא 6X5, תראה כך:

26	27	28	29	30
25	24	23	22	21
16	17	18	19	20
15	14	13	12	11
6	7	8	9	10
5	4	3	2	1

שאלה 3

להלן main המייצר אובייקטים מהמחלקה Printer (מדפסת), והפלט שנוצר עם הרצתו. שימו לב, שלכל מדפסת יש מספר סידורי, הניתן באופן אוטומטי, וכן שימו לב, שלא ניתן לשנות את נתונייה של מדפסת באמצעות אופרטור .=. עליכם לכתוב במחברת הבחינה את המחלקה שתייצר יחד עם main זה את הפלט הזה.

```
#include <string>
#include <iostream>
int main()
{
    Printer p1("hp");
    Printer p2("epson", false);
    Printer p3(p1);

    p1.print();
    p2.print();
    p3.print();

    // p2 = p1; // ERROR!

    return 0;
}
```

הפלט:

```
Manufacture: hp, Serial Number: 1, is scanner? 1
Manufacture: epson, Serial Number: 2, is scanner? 0
Manufacture: hp, Serial Number: 3, is scanner? 1
```

שאלה 4

להלן קטע קוד המכיל שלוש מחלקות ו-main.
עליכם לכתוב מה יהיה פלט התוכנית.

```
#include <iostream>
using namespace std;

class A
{
public:
    virtual ~A() { cout << "In A::~A\n"; }

    virtual void f1() const { cout << "In A::f1\n"; }
    void f2() const { cout << "In A::f2\n"; }
    virtual void f3() const { cout << "In A::f3\n"; }
    void f4() const { cout << "In A::f4\n"; }
};

class B : public A
{
public:
    virtual ~B() { cout << "In B::~B\n"; }

    virtual void f1() const { cout << "In B::f1\n"; }
    virtual void f2() const { cout << "In B::f2\n"; }
    void f3() const { cout << "In B::f3\n"; }
};

class C : public B
{
public:
    virtual ~C() { cout << "In C::~C\n"; }

    virtual void f2() const { cout << "In C::f2\n"; }
    void f3() const { cout << "In C::f3\n"; }
};

int main()
{
    A* arr[3];
    arr[0] = new A();
    arr[1] = new B();
    arr[2] = new C();

    for (int i = 0; i < 3; i++)
    {
        arr[i]->f1();
        arr[i]->f2();
        arr[i]->f3();
        arr[i]->f4();

        cout << endl;
    }

    for (int i = 0; i < 3; i++)
        delete arr[i];

    return 0;
}
```

חלק ב' – VHDL (60 נקודות)

ענה על שלוש שאלות מבין השאלות 5-10. (ערך כל שאלה – 20 נקודות)

שאלה 5

(10 נק') א. סרטט במדויק תרשים, המתאר את החומרה, שתיווצר על-ידי ארכיטקטורה one בתוכנית הבאה :

```

library ieee;
use ieee.std_logic_1164.all;
entity dff1 is
    port (clk, d, rst: in std_logic;
          q :out std_logic);
end;
architecture dff of dff1 is
begin
    process(clk,rst)
    begin
        if rst='1' then q<='0' ;
            elsif (clk'event and clk='1') then q<=d;
        end if;
    end process;
end ;
library ieee;
use ieee.std_logic_1164.all;
entity numb is
    generic (Size: Integer:=3);
    port (d, clk, rst : in std_logic;
          q : out std_logic_vector (size-1 downto 0)) ;
end;
architecture struct of numb is
    component dff1
        port (d,clk,rst: in std_logic; q:out std_logic);
    end component;
    signal dsig , qsig : std_logic_vector (size-1 downto 0) := (others=>'0');
begin
    dsig (0) <= d;
    first: for I in 0 to size-1 generate
        my_ffs: dff1 port map (dsig(i), clk, rst, qsig(i));
    end generate first;
    second: for I in 1 to size-1 generate
        dsig(i) <= qsig (i-1) xor dsig (i-1);
    end generate second;
    q<= qsig;
end;

```

הערה :

הרכיבים, שעומדים לרשותך במימוש, הם שערים, בוררים, דלגלים, gated Latch, רכיבי Tri-State, נגדים וגם מתחי ספק וחוטרים. אין צורך להשתמש בכל הרכיבים הנ"ל.

(10 נק') ב. כתוב תכנית זהה פונקציונלית ע"י תהליך (PROCESS) אחד מדורבן שעון (CLOCK) ועוד פקודות, לפי בחירתך.

שאלה 6

(14 נק') א. סרטט במדויק תרשים, המתאר את החומרה, שתיווצר על-ידי התוכנית הבאה :

```
library ieee;
use ieee.std_logic_1164.all;
entity tar6_19b is generic (n: integer range 0 to 7:=2);
    port(
        a,b,c, d, e : in std_logic;
        h: buffer std_logic;
        x,y,z : out std_logic);
end ;

architecture tar61 of tar6_19b is
begin
    one: process (d)
    begin
        if d'event and d = '1' then
            if a = '1' then
                y <= c ;
            else
                if b = '1' then
                    y <= not d ;
                else
                    y <= e ;
                end if ;
            end if ;
        end if ;
    end process ;
    two: process (d, a)
    begin
        if a = '0' then
            z <= '1' ;
        elsif d'event and d = '0' then
            if e = '1' then
                z <= b or c ;
            end if ;
        end if ;
    end process ;
    x <= h when d = '1' else a ;    --1
    with d select                  --2
        h <= b when '0' ,         --3
        c when others;            --4
end;
```

הערה:

הרכיבים, שעומדים לרשותך במימוש, הם שערים, בוררים, דלגלים, gated Latch, רכיבי Tri-State, נגדים וגם מתחי ספק וחוטטים. אין צורך להשתמש בכל הרכיבים הנ"ל.

(6 נק') ב. כתוב את ההוראות 1...4 בתוך process.

ניתן להגדיר process חדש או להשתמש בתהליך קיים (one או two), לבחירתך.

שאלה 7

נתון תרשים מצבים ('בוועות'), המתאר פעולת מערכת (איור לשאלה 7),

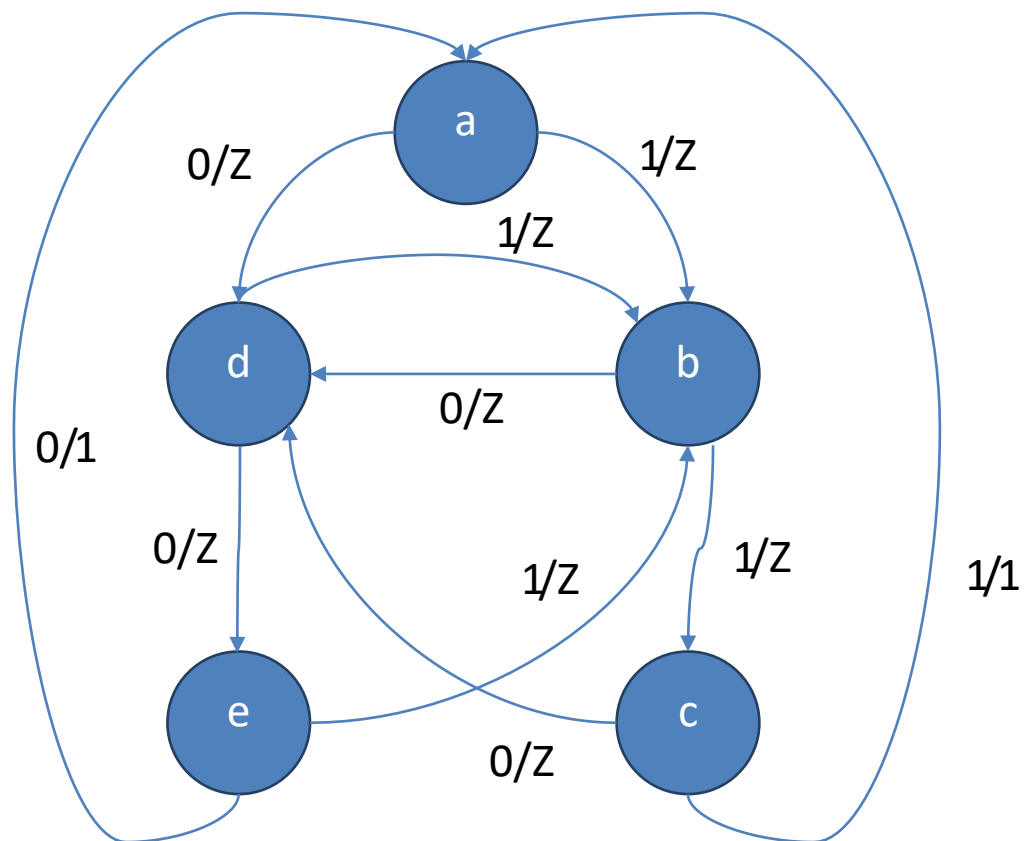
עם 5 מצבים: a, b, c, d, e ; כניסות x, rst , ומוצא y .

באיפוס המערכת ($rst = '1'$) המצב הוא a .

הערה: באיור מתוארים המבוא והמוצא בצורה של x/y על פני החיצים.

(14 נק') א. כתוב תכנית בשפת VHDL לתיאור המערכת.

- הסבר מהו סוג המכונה - Moore או Mealy.



(6 נק') ב. נדרש לקבוע את הקצאת המצבים הבאה:

State	a	b	c	d	e
Assignment	"001"	"011"	"111"	"110"	"100"

כתוב את השינויים, שיש לבצע בתכנית שלך (הוספת הוראות, ביטול הוראות).

הערה: הקוד צריך להיות כזה, שהקצאת המצבים לא תהייה תלויה באופן כלשהו בכלי הסינתזה.

שאלה 8

הערה: אין קשר בין סעיפי השאלה.

(12 נק') א. נתונה המערכת, שאינה מיועדת לסינתזה.

המערכת מוזנת מכניסה, שנקראת `clk`, ומפיקה ביציאה שלה שני אותות: `out1`, `out2`.

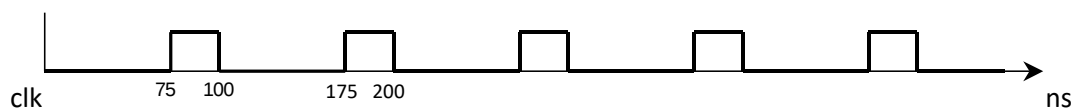
קטע הקוד הבא מתאר את פעולת המערכת.

```
process
begin
    out1 <= '0' ;
    wait until clk 'event and clk = '0' ;
    wait for 25 ns ;
    out1 <= '1' ;
    wait for 25 ns ;
end process ;
```

```
process
begin
    out2 <= '0' ;
    wait until clk 'event and clk = '1' ;
    wait for 25 ns ;
    out2 <= '1' ;
    wait for 25 ns ;
    out2 <= '0' ;
    wait ;
end process ;
```

בהנחה שאות הכניסה `clk` מוזן באות (בתדר 10 KHz ו-25% duty cycle) המתואר בדיאגרמת הזמנים הבאה

(איור לשאלה 8 א'), סרטט במחברת הבחינה את האותות: `clk`, `out1`, `out2`.



איור לשאלה 8 א'

8 נק') ב. בארכיטקטורה הבאה נתון קטע הקוד, שאינו מיועד לסינתזה.
צייר דיאגרמת זמנים של האותות המתקבלים.

```
architecture test of test is  
  signal clk, out1, out2 : std_logic ;
```

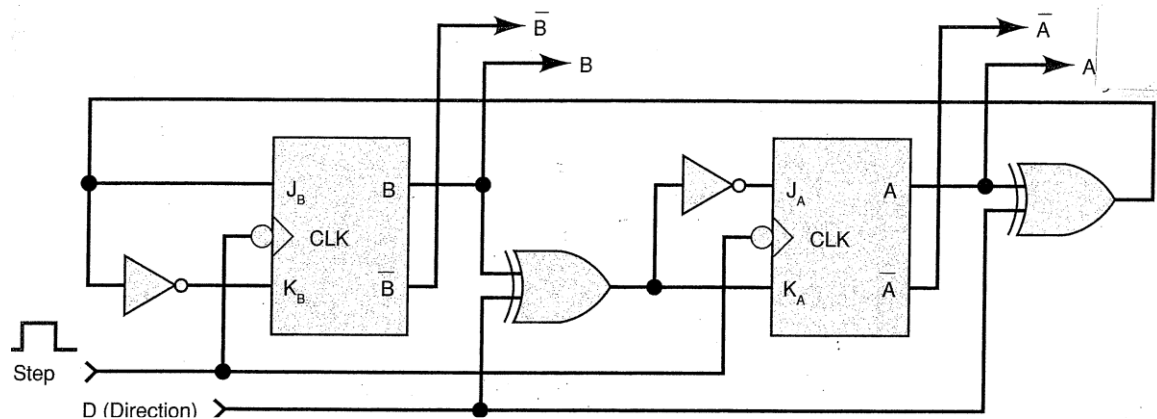
```
  process  
  begin  
    for i in 1 to 4 loop  
      clk <= '0' ; wait for 10 ns ;  
      clk <= '1' ; wait for 10 ns ;  
    end loop ;  
  end process ;
```

```
  process  
  begin  
    out1 <= '0' ;  
    out2 <= '0' ;  
    wait until clk = '1' ;  
    out1 <= '1' ; wait for 5 ns ;  
    out2 <= '0' ; wait for 5 ns ;  
    wait until clk = '0' ;  
    out1 <= '0' ; wait for 5 ns ;  
    out2 <= '1' ; wait for 5 ns ;  
  end process ;  
end;
```

שאלה 9

12 נק') א. כתוב קוד VHDL (ישות וארכיטקטורה מלאים) בצורה התנהגותית לתיאור המערכת

שבאיור הבא:



איור לשאלה 9

- מבוא : Step ,D
- מוצא : A , B, A', B'

הערה:

1. אפשר להשתמש באותות נוספים.
2. הדלגלג עובד לפי טבלת האמת הבאה :

J	K	CLK	Q(t+1)	
0	0	↓	Q(t)	אין שינוי
1	0	↓	1	
0	1	↓	0	
1	1	↓	Q'(t)	יש שינוי

(8 נק') ב. כתוב TEST BENCH לבדיקת התוכנית שלך.

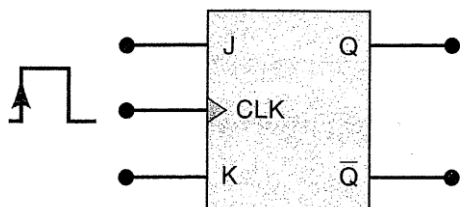
שאלה 10

6 נק') א. כתוב תכנית JKFF לתיאור דלדלוג מסוג JK (JK flip flop).

- מבוא: CLK, J, K (פעיל בעלייה).

- מוצא: Q, Q'.

הדלדלוג עובד לפי טבלת האמת הבאה:



J	K	CLK	Q
0	0	↑	Q_0 (no change)
1	0	↑	1
0	1	↑	0
1	1	↑	$\overline{Q_0}$ (toggles)

(a)

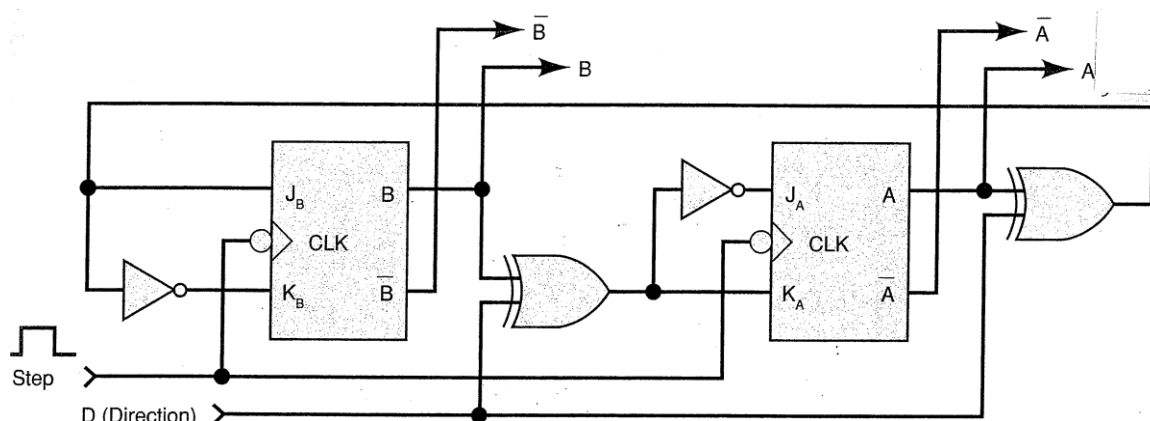
איור לשאלה 10 סעיף א'

14 נק') ב. בעזרת הרכיב מסעיף א', כ- COMPONENT, כתוב תוכנית מלאה ב- VHDL לתיאור

המעגל שבאיור הבא.

- מבוא: D, Step.

- מוצא: A, B, A', B'.



איור לשאלה 10 סעיף ב'

הערה: עבור מיפוי הרכיבים אפשר להשתמש באותות נוספים.

בהצלחה!

© כל הזכויות שמורות למה"ט

מחווון לשאלון 90729 – מערכות תוכנה – מועד ב' קיץ 2019

שאלה	ניקוד	פתרון ומחווון
		<u>הנחיות לבודקים</u> 1. כל שאלה וסעיף עומדים בפני עצמם 2. ניתן להוריד ניקוד בכ- 10% מכל סעיף אם אינו קריא: משתנים עם שמות לא משמעותיים, משפטי בקרה מיותרים

שאלה	סעיף	תוכן והערות	ניקוד
1	20 נק'	לא מקצצים ספרה ימנית בסוף הלולאה	-3
		הבדיקה ששתי ספרות צמודות עוקבות אינה תקינה	-5
		לא מאפסים את הדגל בסיום כל רצף	-5
		לא מזהים סיום רצף	-4
		לא מגדילים את ה-counter אחרי כל אות ברצף	-4
2	20 (נקודות)	בערכים בשורות אינם עולים-יורדים לסירוגין	-12
		האינדקסים בלולאות אינם מדויקים	-4
		סדר הנחש אינו מלמטה למעלה ומשמאל לימין	-10
3	20 (נקודות)	חסר משתנה סטטי עבור המספר הסידורי	-3
		חסר משתנה רגיל עבור המספר הסידורי	-3
		לא הוגדר אופרטור = ב-private	-3
		ישנו יותר מ-ctor או שאין ערך ב"מ לפרמטר isScanner	-3
		אין copy c'tor	-4

-2	הקופי קונסטרקטור אינו מגדיל את המשתנה הסטטי של ה-id		
-2	אין דיסטרקטור		
-4	מימוש שאינו תקין של הקונסטרקטור		
-2	מימוש שאינו תקין של הקופי קונסטרקטור		
-2	מימוש חלקי של הפונקציה print		
	הורדת נקודה על כל הדפסה שגויה	20	4
	הורדת נקודה על כל הדפסה מיותרת או חסרה		
		(נקודות)	20
			נק'

שאלה	סעיף	ניקוד	מטרת השאלה	קריטריונים	ניקוד חלקי
5	א	10	הבנת תוכנית לתיאור מעגל	כל רכיב נכון	2
	ב	10	כתיבת קוד		
				תהליך נכון	8
				השלמת התכנית	2
6	א	14	הבנת תוכנית לתיאור מעגל	כל רכיב נכון	2
	ב	6	כתיבת קוד	הגדרת נכונה - רכיב	3
7	א	14	כתיבת מכונת מצבים		
				הגדרות	2
				כתיבת התהליך	10
				הבנת סוגי מכונה	2
	ב	6	הבנת הקצאת המצבים	הסבר נכון	6
8	א	12	הבנת תכנית לסימולציה	כול סיגנל נכון	6
	ב	8	הבנת תכנית לסימולציה	כול סיגנל נכון	4
9	א	12	כתיבת קוד – התנהגותי		
				הגדרות	2
				כל דלגלג נכון	5
	ב	8	כתיבת TEST BENCH		
			הגדרות	הגדרות	2
			בדיקות	בדיקות	6
10	א	6	כתיבת קוד לתיאור מעגל	תוכנית נכונה	6
	ב	14	כתיבת קוד לתיאור מעגל		
				הגדרות כלליות	3
				גדרת COMPONENT	3
				כל רכיב נכון	2