

## מערכות תוכנה הנדסאים – הנדסת אלקטרונייה הנחיות לנבחן

- א. **משך הבדיקה:** ארבע שעות.
- ב. **מבנה השאלה ופתחה הערכה:** בשאלון זה עשר שאלות. עליך לענות על חמיש שאלות בלבד בהתאם לפירוט שללן.
- חלק א': 40 נקודות**  
שאלות 1-4. יש לענות על שתי שאלות. ערך כל שאלה – 20 נקודות.
- חלק ב': 60 נקודות**  
שאלות 5-10. יש לענות על שלוש שאלות. ערך כל שאלה – 20 נקודות.  
**בסך-הכל: 100 נקודות.**
- ג. **חומר עזר מותר לשימוש:**
1. מחשבון – אין להשתמש במחשב כף יד או במחשבון המאפשר תקשורת חיצונית.
  2. קלסר אחד בלבד עם חומר ההרצאות. אין להוציא דפים מהקלסר.
  3. שני ספרי לימוד.
- יש לציין את המקור ואת מספר העמוד במרקם שביהם ניתנה תשובה מתוך ספרי הלימוד.
- ד. **הוראות מיוחדות:**
1. יש לקרוא בעיון את הנחיות בדף השער ואת כל שאלות הבדיקה ולודוא שהן מובנות.
  2. יש להזכיר את העמוד הראשון במחברת הבדיקה ריק. בסיום המבחן יש לרשום בעמוד זה את מספרי התשובות לבדיקה. התשובות ייבדקו לפי סדר כתיבתן בעמוד זה. לא ייבדקו תשבות עוזפות.
  3. יש לכתוב את התשובות במחברת הבדיקה **בעט בלבד**, בכתב יד ברור.
  4. יש להתחיל כל תשובה בעמוד חדש ולציין את מספר השאלה ואת הסעיף. אין צורך להעתיק את השאלה עצמה.
  5. טויטה יש לכתוב במחברת הבדיקה בלבד. יש לרשום את המילה "טויטה" בראש העמוד ולהעביר עליו קו כדי שלא ייבדק.
  6. יש להציג פתרון מלא ומנווקם כולל חישובים לפי הצורך. הצגת תשובה סופית ללא שלבי הפתרון לא תזכה בנים.
  7. אם לדעתך חסר שאלה נתון, יש לציין זאת ולהוסיף נתון מתאים שיאפשר לך להמשיך בפתרון השאלה. נמק את בחריתך.

**תל איסור מוחלט להוציא שאלון או מחברת בוחינה מהאזור הבדיקה!**  
**הנחיות בשאלון זה מנוסחות בלשון זכר, אך מכונות לנבחנות ונבחנים כאחד.**

## חלק א' – תוכנה + C++ (40 נקודות)

ענה על שתיים מבין השאלות 4-1. (לכל שאלה – 20 נקודות).

### **שאלה 1**

כטוב פונקציה המקבלת מספר טבעי  $N$  (שלם וחובי) ומדפיסה טרפו שווה של כוכבויות ("\*"), אשר אורך הבסיס הקטן שלו (מספר הכוכבות) הינו  $N$  ואורך צלעות הטרפו הינו  $N$ .  
קבע את אורך הבסיס הגדל לפי שאר הממדים.  
כוכבות מודפסות ללא רווחים ביניהן. (20 נק')

למשל,

עבור  $N=2$  יודפס הטרפו הבא :

\*\*

\*\*\*\*

עבור  $N=3$  יודפס הטרפו הבא :

\*\*\*

\*\*\*\*\*

\*\*\*\*\*

עבור  $N=4$  יודפס הטרפו הבא :

\*\*\*\*

\*\*\*\*\*

\*\*\*\*\*

\*\*\*\*\*

ניתן להניח כי הקלט תקין.

## שאלה 2

נתונה המחלקה Car עבור מכונית. לכל מכונית נשמרים : הדגם, שם היצרן ונפח מנוע.

```
class Car
{
private:
    char model[10];
    char* manu;
    int vol;
};
```

- א. כתוב בナイ המקבל את כל נתוני אובייקט Car . (5 נק')
- ב. האם צריך למש את השלישיה הכלולת בנאי העתקה (copy c'tor) , מפרק (destructor) ? אם כן, ממש אותם, אחרת הסבר מדוע אין בהם צורך. (6 נק')
- ג. ממש אופרטור < שישווה בין נפח שתי מכוניות. (6 נק')

## שאלה 3

כתב פונקציה רקורסיבית מקבלת 3 מחרוזות str1 , str2 , str3 . הפונקציה שמה במחuzeות str3 את תוכי שתי המחרוזות str2,str1 לסירוגין :תו מהמחuzeות str1 , str2 ,תו מהמחuzeות str3 כאשר תוכי מחרוזת str1 מופעלים לפי סדר הופעתם במחuzeות ותוכי str2 מופעלים בסדר הפוך לסדר הופעתם במחuzeות. (20 נק')

הנחות :

ניתן להניח כי במחuzeות str3 יש מספיק מקומות.  
ניתן לקבל עוד פרמטרים נוספים לשלוות המחרוזות.

דוגמיה :

עבור המחרוזות "hdellrloow" str3 ← str2="world" str1="hello" תתעדכן להיות "

**שאלה 4**

לحلו קוד המגדיר מחלקה ופונקציה ראשית. יש לכתוב מה יהיה פלט התוכנית. (20 נק')

```
#include <iostream>
using namespace std;

class A
{
    int     a1;
    int *   a2;
    char * s;

public:
    A(int a1=0, int * a2=NULL, char * s=NULL) : a1(a1), a2(a2), s(s)
    {}

    int     get a1()    {return a1; }
    int *   get a2()    {return a2; }
    char * get S()     {return s; }

    ~A()
    {
        (*a2)++;
        s[0] = 'a';
    }
};

void main()
{
    int a1=10, a2=10, a3=30;
    char str[] = "Good Luck!";
    A* arr[4];

    arr[0] = new A(a1, &a2, str);
    arr[1] = new A(a2, &a1, str+2);
    arr[2] = new A(a1, &a3, arr[1]->get S()+3);
    arr[3] = new A(*arr[0]->get a2(), &a1, str+a1-5);

    for (int i=0 ; i < 4 ; i++)
    {
        cout << arr[i]->get a1() << "\n";
    }
}
```

שאלה 90729:

```
cout << *arr[i]->get a2() << "\n";
cout << arr[i]->get S() +2 << "\n";
}

for (int i=0 ; i < 4 ; i++)
{
    delete arr[i];
}

cout << a1 << endl;
cout << a2 << endl;
cout << str << endl;
}
```

## חלק ב' – VHDL (60 נקודות)

ענה על שלוש מבין השאלות 10-5. (לכל שאלה – 20 נקודות).

### **שאלה 5**

- א. לפניך תכנית בשפת VHDL המממשת מערכת ספרטיטית (myff) (5 נק')
- شرط במודוק את תרשימים המתאר את החומרה שתיווצר על-ידי התוכנית. (5 נק')

```
library ieee;
use ieee.std_logic_1164.all;
entity myff is port(
    d, clk, rst, prst : in std_logic;
    q : buffer std_logic;
    qn: out std_logic);
end;
architecture ff of myff is
begin
process(clk)
begin
if clk'event and clk = '0' then
    if rst = '0' then q<= '0';
    elsif prst = '0' then q<='1';
    else q <= d; end if;
end if;
qn <= not q;
end process;
end;
```

שאלון : 90729

- ב. נתון הקוד הבא (tar51) שמשתמש בקוד הקודם .myff  
شرط במודוק (בעזרת המודול myff ושעריים לוגיים) תרשימים המתאר את החומרה  
שתיווצר על-ידי התוכנית tar51 הנתונה. (7 נק')

```
library ieee;
use ieee.std_logic_1164.all;
entity tar51 is port(
    clk, clr, set, a, b : in std_logic;
    x, y : out std_logic);
end;
architecture one of tar51 is
component myff is port(
    d, clk, rst, prst : in std_logic;
    q : buffer std_logic;
    qn: out std_logic);
end component ;
signal bb,q,yy : std_logic;
begin
    bb <= a or yy;
    ff1: myff port map (not a xor b, clk, clr, set, x , yy );
    ff2: myff port map (not bb, not clk, clr, set, y, open );
end;
```

- ג. כתוב TEST BENCH עבור התכנית myff. (כולל בדיקת המוצאים בעזרת assert). (8 נק')

**שאלה 6**

נתונה התוכנית tar6 הבאה:

```
library ieee;
Use ieee.std_logic_1164.all;

entity tar61 is
port (a,b,c,d : in std_logic ;
      sel1, sel2, sel3, sel4 : in std_logic;
      Z: out std_logic);
end ;
```

```
architecture one of tar61 is
begin
Process (a, b, c, d, sel1, sel2, sel3, sel4 )
Begin
      Z <= 'Z';
      if sel1 = '1' then Z<=a; end if;
      if sel2 = '1' then Z<=b; end if;
      if sel3 = '1' then Z<=c; end if;
      if sel4 = '1' then Z<=d; end if;
end process;
end ;
```

```
architecture two of tar61 is
begin
      Z <=  a when sel1 = '0' else
              b when sel2 = '0' else
              c when sel3 = '0' else
              d when sel4 = '0' else 'Z';
end;
```

```
configuration tst of tar61 is
      for one
      end for;
end tst;
```

- א. צייר את סכמה לוגית (RTL) של המעגל חומרה המתואר על יד התקנית. (8 נק')
- ב. צייר את סכמה לוגית (RTL) שנקבל כאשר מבטלים את ההוראות להגדרת configuration (8 נק')
- ג. הסבר בקצרה את תפקידו של רכיב TRI STATE BUFFER (4 נק')

### שאלה 7

א. בעזרת מכונת מצבים, כתוב תכנית VHDL לתיאור מעגל המזהה שינוי (עליה מ-'0' ל-'1' או ירידה מ-'1' ל-'0') ברצף המגיע באופן טורי (סיבית אחת בכל עלייה שעון). (10 נק')

- ניתן לאפס אוטונומני את המערכת בעזרת המבוа `rst`.

- הסיביות נכנסות למערכת דרך המבוא `din`.

- המוצא `Q` יהיה :

'0' - כאשר  $\text{rst} = '1'$  או כאשר אין שינוי

'1' - ברגע דיהוי השינוי (ראה את הדוגמה)

**הערה :** המוצא `Q` יהיה '0' גם ב-**CLOCK** הראשון אחרי איפוס.

דוגמיה :

<code>rst</code>	'1'	'0'	'0'	'0'	'0'	'0'	'0'	'0'	'1'	'0'	'0'	'0'	'0'	'0'	'0'
<code>clk</code>	x	↑	↑	↑	↑	↑	↑	↑	x	↑	↑	↑	↑	↑	↑
<code>din</code>	x	'0'	'1'	'1'	'1'	'0'	'0'	x	'1'	'0'	'0'	'0'	'0'	'1'	
<code>Q</code>	'0'	'0'	'1'	'0'	'0'	'1'	'0'	'0'	'0'	'1'	'0'	'0'	'0'	'1'	

- ב. סרטט את דיאגרמה מצבים (דיאגרמת "bowtie") של המכונה. (6 נק')
- ג. האם הפתרון שלך הוא מכונה המצבים מסווג Mealy או מסווג Moore ? נמק את תשובتك. (4 נק')

**שאלה 8**

נתונה התוכנית הבאה בשפת VHDL המוגדרת מכונת מצבים :

```

library ieee;
use ieee.std_logic_1164.all;
entity tar81 is port(
    clock, reset, x : in std_logic;
    q: out std_logic_vector (1 downto 0));
end;
architecture test81 of tar81 is
type state_type is (a,b,c,d);
signal nextst, crtst : state_type;
begin
seq: process(clock, reset)
begin
    if reset = '1' then crtst <= a;                                -- 1
    elsif clock' event and clock = '1' then crtst<= nextst;
    end if;
end process;
comb: process (crtst, x)
begin
    case crtst is
        when a =>
            if x = '0' then nextst <= a; y <="00";
            else nextst <= b; y <="01";           --2
            end if;
        when b =>
            if x = '0' then nextst <= c; y <="01";
            else nextst <= d; y <="11";
            end if;
        when c =>
            if x = '0' then nextst <= b; y <="10";
            else nextst <= d; y <="00";
            end if;
        when d =>
    end case;
end process;

```

שאלון : 90729

```
if x = '0' then nextst <= d; y <= "01";  
else nextst <= a; y <= "10";  
end if;  
end case;  
end process;  
end;
```

א. האם המכוונה מסוג Moore או Mealy? נמק את תשובתך. (4 נק')

ב. שרטט דיאגרמת מצבים (דיאגרמת "bowtie") של המכוונה. (8 נק')

ג. הסבר בקצרה (8 נק')

האם ניתן להחליף את ההוראה 1 בהוראה

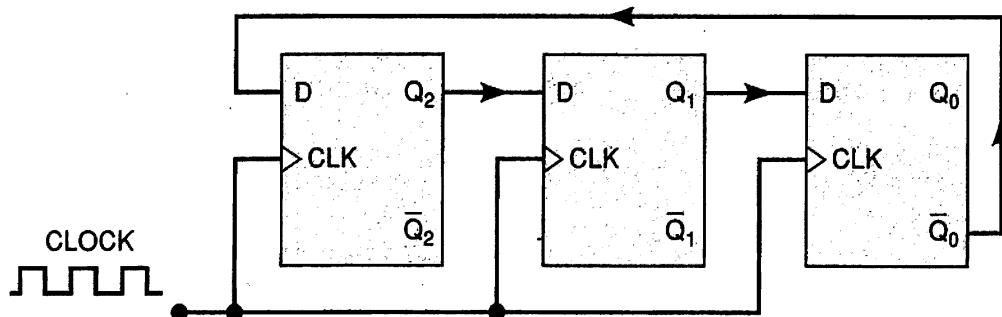
```
if reset = '1' then crtst <= s0; y <= "00"; -- 1
```

האם יש שינוי במימוש כאשר מחליפים את ההוראה 2 בהוראה

```
elsif x='1' then nextst <= b; y <= "01"; --2
```

## שאלה 9

כתוב תכנית מלאה ב-VHDL לתיאור המערכת מאייר הבא :



- מבוא : RESET ,CLOCK (יש להוציאו לאיפוס הדגלגים)

- מוצאים :  $Q_2, Q_1, Q_0$

א. כתוב את התכנית לתיאור המעגל בעזרת PROCESS יחיד. (10 נק')

ב. כתוב את התכנית בעזרת שימוש ברכיב – דלגלג (FLIP FLOP) מסוג D העובד

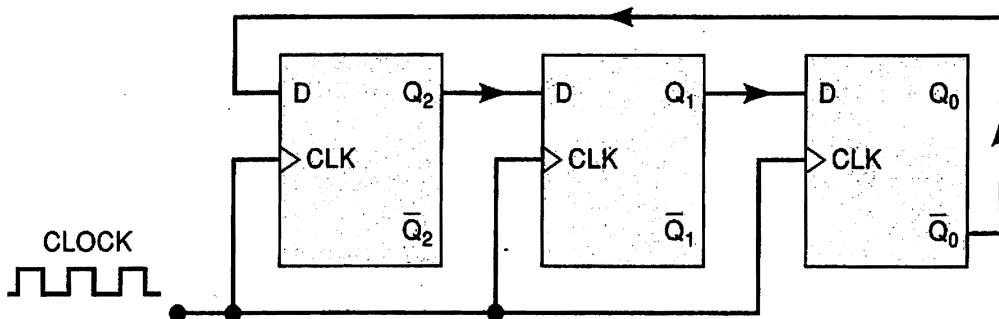
לפי טבלת אמת : (10 נק')

INPUTS			OUTPUTS	
D	RESET	CLK	Q	QN
'-	'0'	X	'0'	'1'
'0'	'1'	↑	'0'	'1'
'1'	'1'	↑	'1'	'0'

יש לכתוב תוכנית לתיאור הרכיב ותוכנית הראשית המשמשת ברכיב זה כ- component

**שאלה 10**

כתוב תכנית מלאה ב-VHDL לתיאור המערכת מאייר הבא :



מבוא : מוצאים  $Q_2, Q_1, Q_0$  (יש להוציא RESET אסינכרוני לאיפוס הדלגלגים)

מוצאים :  $Q_2, Q_1, Q_0$

א. כתוב את התכנית לתיאור המעגל בעזרת שימוש בפראוצדורה (PROCEDURE)

להגדרת דלגלג מסוג D העובד לפי טבלת אמת: (10 נק')

INPUTS			OUTPUTS	
D	RESET	CLK	Q	QN
'-	'0	X	'0	'1
'0	'1	↑	'0	'0
'1	'1	↑	'1	'0

. הערה : ניתן לכתוב את הפראוצדורה בתוך ה- ARCHITECTURE .

ב. כתוב תכנית לתיאור המעגל זהה פונקציונאלית בעזרת מכנות מצבים מסוג DIRECT (FULL MOORE) MOORE (10 נק')

הערה: המצבים הם :

000(reset), 100, 110, 111, 011, 001, 000, 100...

בהצלחה!

© כל הזכויות שמורות למח"ט