



מערכות תוכנה להנדסאים - הנדסת אלקטרונית

הנחיות לנבחנים

- א. **משך הבדיקה:** ארבע שעות
- ב. **מבנה השאלון וMETHODICA:** מבנה השאלון ומפתח הערכה: יש לענות על 5 שאלות בלבד בהתאם לפירוט הבא:
 חלק א' - שאלות 1-4 : יש לענות על 2 שאלות בלבד.
 חלק ב' - שאלות 5-10 : יש לענות על 3 שאלות בלבד.
 כל השאלות שוות בערךן – 20 נקודות.
 סה"כ 100 נקודות
- ג. **חומר עזר מותר בשימוש:**
1. מחשבון (אין להשתמש במחשב נייד, מחשב כף יד או במחשבון בעל תקשורת חיצונית).
 2. קלסר אחד בלבד עם חומר ההרצאות. אין להוציא דפים מהקלסר.
 3. שני ספרי לימוד.
- ד. **הוראות מיוחדות:**
1. אם צוין **בשאלון הבדיקה** שאלות המכילות השלמת טבלה יש לרשום את הטבלה **במחברת הבדיקה**.
 2. יש לציין את המקור ומספר העמוד במרקירים בהם ניתנה תשובה מתוך ספרי הלימוד.
 3. יש להשאיר את העמוד הראשון במחברת הבדיקה ריק.
 בגמר הבדיקה יש לרשום בעמוד זה את מספרי השאלות שיבדקו בקצבך על ידי מעריצי הבדיקה. לא יבדקו תשובה עודפת על הנדרש.
- ה. **הוראות כלליות:**
1. יש לקרוא בעיון את כל השאלות.
 2. את התשובות יש לכתוב **במחברת עט בלבד**, בכתב יד ברור ונקי. (גם במקרה של הערצת הבדיקה).
 3. יש להתחיל כל תשובה בעמוד חדש תוך ציון מספר השאלה והסעיף. אין צורך להעתיק את השאלה או הסעיף.
 4. טויטה תעשה במחברת הבדיקה בלבד. יש לכתוב "טויטה" ולהעביר קו על התשובה כדי שלא תבדק.
 5. יש להציג פתרון מלא ומונומך כולל חישובים כמפורט. הצגת תשובה סופית ללא דרך הפתרון לא תזכה לניקוד.
 6. אם להערכתך חסר שאלה נתון, יש לציין זאת בתשובה ולבחו ערך מתאים שיאפשר לך להמשיך בפתרון השאלה. חובה להסביר ולנמק את הבחירה.

בצלחה!

חלק א': תוכנה C/C++

יש לענות על 2 שאלות בלבד, מתוך 4 השאלות הבאות (שאלות 4 - 1)

שאלה מס' 1 (20 נקודות)

יש לכתוב מחלקה המכילה מחuzeות בגודל $N=20$.

א) (7 נקודות) יש לרשום את הגדרת המחלקה. המחלקה צריכה להכיל את הפונקציות הבאות:

- ✓ בניין בירית מוחדר (default constructor – מאתחל את המחרוזת ל"xxxxx").
- ✓ בניין מקבל כקלט מחuzeות.
- ✓ פונקציה המחזיר את מספר התווים במחuzeות.
- ✓ פונקציה המדפיסה את המחרוזת למסך

בסעיף זה אין ממש פונקציות

ב) (6 נקודות) יש למש את בניין בירית המוחדר, המאתחל את המחרוזת ל"xxxxx".

ג) (7 נקודות) יש לכתוב פונקציה `main` המגדירה אובייקט אחד מהמחלקה המכיל את המחרוזת "Hello" ומדפיסה אותה למסך. אין צורך למש את פונקציות המחלקה, אלא להשתמש בהן בלבד.

שאלה מס' 2 (20 נקודות)

נתונות ההגדרות הבאות:

```
#define N 20
void print(int *p, int size)
{
    int i;
    for(i=0; i<size; ++i)
        cout << p[i] << ",";
    cout << endl;
}
ובתוך פונקציה
int a[N] = {1, 2, 3, 4, 4, 3, 2, 1};
int *p = a;
int i=0;
```

בכל אחד מהסעיפים הבאים, ישנו קטע קוד המופיע לאחר ההגדרות הניל. כל קטע הוא עצמאי ואינו תלוי בקטעים האחרים. בכל אחד מהסעיפים יש לרשום באופן ברור את הפלט בסיום הקטע.

א) (7 נקודות) מה יודפס בסיום הקטע הבא?

```
print(p+1, 4);
print(p, 4);
```

ב) (6 נקודות) מה יודפס בסיום הקטע הבא?

```
i = 2;
a[i+1] = a[a[i-1]];
print(p, 8);
```

ג) (7 נקודות) מה יודפס בסיום הקטע הבא?

```
for(i=0; i<7; ++i)
{
    *p = *(p+1);
    ++p;
}
print(a, 8);
```

שאלה מס' 3 (20 נקודות)

יש לכתוב לכל אחד מהסעיפים הבאים פונקציה (נפרדת!) ב++ ϵ הבודקת / מדפיסה את המבוקש:

א) (6 נקודות) פונקציה **רקורסיבית** המקבלת מערך חד מימדי, ואת אורכו, ומחזירה את סכום האיברים במערך.

ב) (6 נקודות) פונקציה המקבלת מערך דו מימדי בגודל $N \times N$ (N הוא קבוע), ומחזירה את סכום אברי האלכסון הראשי. האלכסון הראשי הוא האלכסון המתחילה בפינה שמאלית-علילונה.

ג) (8 נקודות) פונקציה המקבלת מערך דו מימדי בגודל $N \times N$ (N הוא קבוע). הפונקציה מחזירה 1 אם יש במערך לפחות שורה אחת שכולה אפסים, אחרת מחזירה הפונקציה 0.

שאלה מס' 4 (20 נקודות)
נתונה התוכנית:

```
#include <iostream.h>
class rec{
    double side1, side2;
public:
    rec (double a, double b){ side1=a; side2=b; }
    virtual void print() { cout<<side1<<" , "<<side2<<endl; }
    double a(){ return side1*side2; }
    double getl(){ return side1; }
    double getw(){ return side2; }
};
class sq: public rec{
public:
    sq(double a):rec(a,a){}
    virtual void print() { cout<<getl()<<endl; }
};
void main(){
    rec r(3, 5);
    sq b(4);
    r.print();
    cout << "a = " << r.a() << endl ;
    b.print();
    cout << "a = " << b.a() << endl ;
}
```

- א) (10 נקודות) מהו הפלט של התוכנית? להסביר בקצרה.
- ב) (7 נקודות) מה יהיה הפלט, אם נחליף את הפונקציה `main`, בפונקציה הבאה?
`void main()`
- ```
rec *p1 = new rec(2,3), *p2 = new sq(1);
p1 -> print();
p2 -> print();
```
- ג) (3 נקודות) מה יהיה הפלט בסעיף ב', אם נמחוק את המילה `virtual` מהגדרת  
`print`?  
`fonction`

## חלק ב': VHDL

יש לענות על 3 שאלות בלבד, מתוך 6 השאלות הבאות (שאלות 10 - 5)

### שאלה מס' 5 (20 נקודות)

נתונה התוכנית הבאה:

א) (10 נקודות) יש לצייר במדוק את החומרה שתיווצר מהתוכנית הנתונה, הכוללת רישום של כל ה"אקטואלים" וה"פורמלים" מהקוד. נא להזכיר על תרשימים ברורים!

```
library ieee;
use ieee.std_logic_1164.all;
entity tff is
 port (clk: in std_logic;
 t: in std_logic;
 q: out std_logic);
end;

architecture rtl of tff is
 signal sig: std_logic:='0';
begin
 process (clk)
 begin
 if clk'event and clk = '1' then
 if t='1' then
 sig<=not sig;
 end if;
 end if;
 end process;
 q<=sig;
end;

library ieee;
use ieee.std_logic_1164.all;
use ieee.std_logic_arith.all;
use ieee.std_logic_unsigned.all;
entity test5A is
 GENERIC (Size: INTEGER:= 3);
 port(t, clk: in std_logic;
 q: out std_logic_vector (Size-1 downto 0));
end;
```

```
architecture for_gen of test5A is
 COMPONENT tff
 port(clk: in std_logic; q :out std_logic);
 end component;
 SIGNAL qSig: std_logic_vector (Size-1 DOWNTO 0):= (others=>'0');
 SIGNAL tSig: std_logic_vector (Size-1 DOWNTO 0):= (others=>'0');

begin
 tSig(0)<=t;
 out_loop: FOR i in 0 to size-1 GENERATE
 boxes: tff port map(t=>tSig(i), clk=>clk, q=>qSig(i));
 end GENERATE out_loop;

z: FOR i IN 1 TO size-1 GENERATE
 tsig(i)<=qsig(i-1) AND NOT tsig(i-1);
END GENERATE z;

q<=qSig;
end;
```

ב) (10 נקודות) יש לרשום את סדרת המוצאים של התוכנית במספרים עשרוניים, כאשר ניתן להניח שהמערכת מתחילה מ-0, והכניסה  $t$  מקבלת '1' באופן קבוע. אם סדרה זו מחזורית, רשום את מחזורה. אם אינה מחזורית, יש לרשום את 8 המצביעים הראשונים בלבד (כולל ה-0).

שאלה מס' 6 (20 נקודות)

נתונה התוכנית הבאה, כאשר בכל הטעיפים נתון: ".input = "1000". יש להשלים את הטבלאות להלן ו גם לציר את צורות הגלים של הפלט div\_by ביחס ל-.count. יש להניח שני איפוס קוצר לפני הופעת מחזור השעון הראשון:

```

library ieee;
use ieee.STD_LOGIC_1164.all;
use ieee.STD_LOGIC_ARITH.all;
use ieee.STD_LOGIC_UNSIGNED.all;
entity div is
 generic (size: NATURAL:= 4);
 port (clk: in BIT; rst: in BIT;
 input: in std_logic_vector(size-1 downto 0);
 div_by: out std_logic);
end div;
architecture div of div is
 signal count: std_logic_vector(size-1 downto 0);
begin
 process (rst, clk)
 begin
 if rst = '1' then
 count<= input;
 div_by<='1';
 elsif clk'event and clk = '1' then
 if count = 1 then
 count<=input;
 div_by<='0';
 else
 if count < SHR(input,"01")-1 then
 div_by<='0';
 else
 div_by<='1';
 end if;
 count<=count-1;
 end if;
 end if;
 end process;
end;

```

א) (10 נקודות) עבור התוכנית לעיל כמו שהוא, יש לצייר טבלה במחברת ע"י רישום ערכו של `div_by` ביחס ל-`count` וגם לצייר את צורות הגלים:

| <code>count</code> | <code>div by</code> |
|--------------------|---------------------|
| 8                  |                     |
| 7                  |                     |
| 6                  |                     |
| 5                  |                     |
| 4                  |                     |
| 3                  |                     |
| 2                  |                     |
| 1                  |                     |

ב) (10 נקודות) משנה את השורה המודגשת בתוכנית, ובמקומה רושמים את השורה הבאה:

`if count > conv_integer(input)/2 then`

מומלץ לרשום לעצמך שורה זו במילים, כדי לוודא ששמהلب לשינויים!  
יש לצייר טבלה חדשה במחברת ע"י רישום ערכו של `div_by` ביחס ל-`count` וגם לצייר את צורות הגלים:

| <code>count</code> | <code>div by</code> |
|--------------------|---------------------|
| 8                  |                     |
| 7                  |                     |
| 6                  |                     |
| 5                  |                     |
| 4                  |                     |
| 3                  |                     |
| 2                  |                     |
| 1                  |                     |

#### הערות:

- הfonקציה SHR קיימת בספריות המצורפות לתוכנית ומבצעת הזזה ימינה.
- הfonקציה conv\_integer קיימת בספריות המצורפות לתוכנית ומתרגם מוקטור ל-`integer`. לידעתך, מותר להשתמש בחילוק ב-2 עבור הסוג `integer`.
- הרבה טוועים בשאלת זו מאחר שהם "שוכחים" שמדובר בדילגמים, בבקשתך לא לשוכח!

שאלה מס' 7 (20 נקודות)

(20 נקודות) לפניך מכונת מצבים סינכרונית, עם איפוס אסינכריוני.  
נתון שמחזור השעון הוא  $t_{m0} = 100$  והוא סימטרי (כלומר:  $t_{m0} \text{ ב- } 0^\circ$  ו $t_{m0} \text{ ב- } 180^\circ$ ).

עליך לכתוב עירור שיבדוק 4 ממצבי המכונה, ע"י תוכנית כרצונך (הקל ביותר הוא לכתוב תוכנית עצמאית שהמשק נתון להלן).

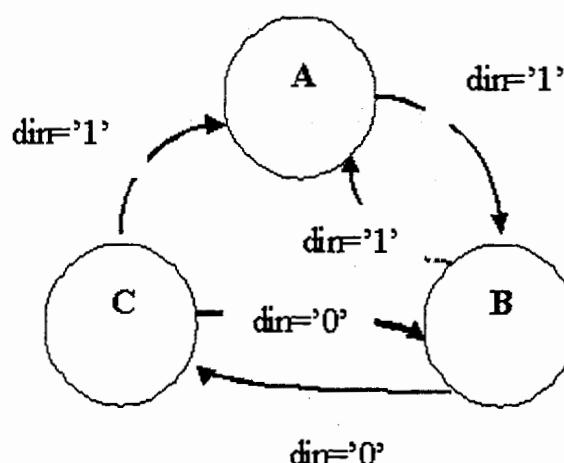
למשל: מ מצב - A ל - B, ל - C ו חוזרת ל - A זו אפשרות אחת מתוך ה - 4 (בכל אפשרות תמיד חוזרים בסוף ל - A).

סיכום ל שאלה זו :

מצב A : "01"

מצב B : "10"

מצב C : "11"



```

ENTITY test7 IS
 PORT(rst, clk: OUT bit;
 din: OUT bit;
 otp: IN bit);
END;

```

**שאלה מס' 8 (20 נקודות)**

נתון הממשק הבא:

```
LIBRARY IEEE;
USE IEEE.STD_LOGIC_1164.ALL;

ENTITY cnt IS
PORT(clk, rst: IN STD_LOGIC;
 vec: IN STD_LOGIC_vector(3 downto 0);
 ones: OUT STD_LOGIC_vector(2 downto 0));
END;
```

- א) (10 נקודות) יש לכתוב פונקציה שתספור את מספר האחדים במילה `vec` שבתוכנית לעיל. מותר להשתמש בכל אלגוריתם.
- ב) (10 נקודות) כתע, יש להוסיף ארכיטקטורה הקוראת לפונקציה. יש להניח כי בכל מחזור שעון מגיעה כניסה חדשה חדשה `vec`.

עליך האחראות לבדוק שכל חלק הקוד מתאים והכל עובד כמו שצריך. יש להסביר בעברית את השיטה בה התוכנית יכולה לעבודת.

שאלה מס' 9 (20 נקודות)

א) (10 נקודות) יש לצייר את החומרה שתיווצר מתוכנית זו :

```

LIBRARY IEEE;
USE IEEE.STD_LOGIC_1164.ALL;
USE IEEE.STD_LOGIC_ARITH.ALL;
USE IEEE.STD_LOGIC_UNSIGNED.ALL;
ENTITY test09A_What IS
 PORT(clk, rst, inp: IN STD_LOGIC;
 otp: OUT std_logic);
END;

ARCHITECTURE arc OF test09A_What IS
 SIGNAL a, b, c: std_logic;
BEGIN
 otp<= b WHEN inp='0' ELSE
 c;
 process(clk, rst)
 begin
 if rst= '1' then
 a<= '1'; b<= '0';
 elsif rising_edge(clk) then
 a<=inp; b<= a; c<=b;
 end if;
 end process;
end;

```

ב) (10 נקודות) יש לצייר את החומרה שתיווצר מתוכנית זו :

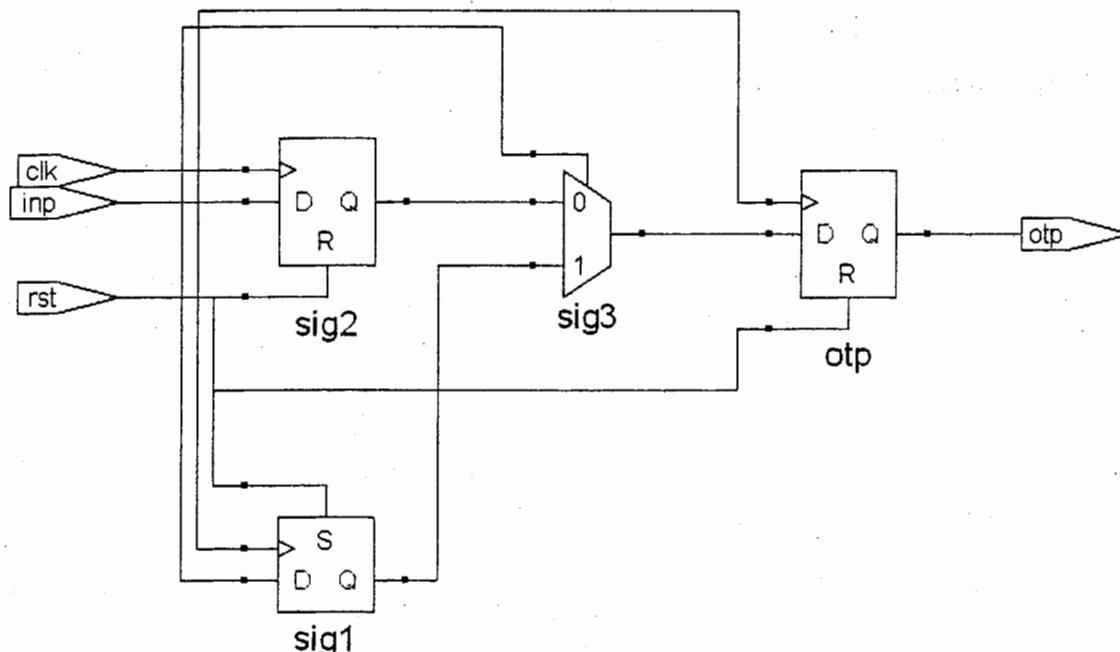
```

LIBRARY IEEE;
USE IEEE.STD_LOGIC_1164.ALL;
USE IEEE.STD_LOGIC_ARITH.ALL;
USE IEEE.STD_LOGIC_UNSIGNED.ALL;
ENTITY test09B_What IS
 PORT(clk, inp1, inp2: IN STD_LOGIC;
 otp: OUT std_logic);
END;
ARCHITECTURE arc OF test09B_What IS
 SIGNAL a, b, c: std_logic;
BEGIN
 process(clk)
 begin
 if rising_edge(clk) then
 a<= inp2; otp<= b; c<=a;
 end if;
 end process;
 b<= inp2 WHEN inp1= '1' ELSE
 c;
end;

```

שאלה מס' 10 (20 נקודות)

בשאלה זו, אסור לכתוב קוד המכיל חיווטים כלשהם.



הערות חשובות לגבי הסימונים בתרשימים.

1. בדגלגים שבתרשים  $S=R$ ,  $S=Set$ ,  $R=Reset$ ,  $otp$ ,  $sig1$ ,  $sig2$ ,  $sig3$  הם מוצאי הדגלגים.  $sig3$  הוא מוצא המריבב.
2. המשטנה קטן גם נכנס גם לדגלג שמוצאו  $sig2$  וגם לדגלג שמוצאו  $sig1$  וגם הבורר של המריבב הוא קטן.
3. ניתן להניח שככל האותיות מסווג bit.
4. חובה להשתמש בסימונים שעל התרשימים, אחרות יורדו נקודות.

(20 נקודות) יש לכתוב קוד המכיל תוהיליך מדורבו שעון אחד (Clocked Process) עבור הדגלגים, ועוד פקודות מקביליות לתיאור המריבב שבתרשים. סך כל הקוד שלק יתאר במדויק את התרשימים לעיל.

**בהצלחה**